



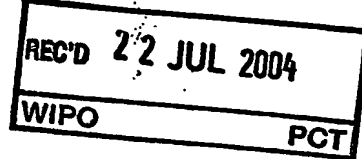
Europäisches
Patentamt

European
Patent Office

P#DE030266 EP

IB/2004/51248

Office européen
des brevets



Bescheinigung

Certificate

Attestation

Die angehefteten Unterlagen stimmen mit der ursprünglich eingereichten Fassung der auf dem nächsten Blatt bezeichneten europäischen Patentanmeldung überein.

The attached documents are exact copies of the European patent application described on the following page, as originally filed.

Les documents fixés à cette attestation sont conformes à la version initialement déposée de la demande de brevet européen spécifiée à la page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

03102375.7✓

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

Der Präsident des Europäischen Patentamts;
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets
p.o.

R C van Dijk



Anmeldung Nr:
Application no.: 03102375.7 ✓
Demande no:

Anmeldetag:
Date of filing: 31.07.03 ✓
Date de dépôt:

Anmelder/Applicant(s)/Demandeur(s):

Philips Intellectual Property & Standards
GmbH
Steindamm 94
20099 Hamburg
ALLEMAGNE
Koninklijke Philips Electronics N.V.
Groenewoudseweg 1
5621 BA Eindhoven
PAYS-BAS

Bezeichnung der Erfindung/Title of the invention/Titre de l'invention:
(Falls die Bezeichnung der Erfindung nicht angegeben ist, siehe Beschreibung.
If no title is shown please refer to the description.
Si aucun titre n'est indiqué se référer à la description.)

Verfahren zur mehrkanaligen Analog/Digital-Wandlung

In Anspruch genommene Priorität(en) / Priority(ies) claimed / Priorité(s)
revendiquée(s)
Staat/Tag/Aktenzeichen/State/Date/File no./Pays/Date/Numéro de dépôt:

Internationale Patentklassifikation/International Patent Classification/
Classification internationale des brevets:

H03M1/12

Am Anmeldetag benannte Vertragstaaten/Contracting states designated at date of
filing/Etats contractants désignées lors du dépôt:

AT BE BG CH CY CZ DE DK EE ES FI FR GB GR HU IE IT LU MC NL
PT RO SE SI SK TR LI

BESCHREIBUNG

Verfahren zur mehrkanaligen Analog/Digital-Wandlung

Die Erfindung betrifft ein Verfahren zur mehrkanaligen Analog/Digital(A/D)-Wandlung, bei dem in einem ersten und zweiten Kanal jeweils in einem ersten oder zweiten

5 Kanalbereitstellungs-Bereich ein zur Wandlung anstehendes erstes und zweites Analogsignal mit einem jeweiligen ersten und zweiten S/H (Sample&Hold)-Glied abgetastet wird und dessen jeweilig gespeicherter Abtastwert als ein Kanal-Sample an einem ersten und zweiten Eingang eines Analog-Multiplexers zur Auswahl angelegt wird, wobei danach die Abarbeitung des jeweiligen Kanal-Samples in einem Abarbeitungs-

10 zyklus aller Kanäle erfolgt, indem dieser im Analog-Multiplexer mit einem digitalen Auswahlsteuersignal für die Analog/Digital Wandlung ausgewählt und als Analog-Auswahlsignal an einem Ausgang des Analog-Multiplexers bereit gestellt und nachdem jeweiligen Kanalbereitstellungs-Bereich in einem Analog/Digital-Wandler umgesetzt wird.

15

Mit der steigenden Verbreitung der digitalen Signalverarbeitung ist auch ein starker Trend auszumachen, analoge Signale der digitalen Signalverarbeitung durch Analog/Digital-Wandlung zugänglich zumachen.

20 Häufig zeigt sich beim Stand der Technik, dass für eine Anwendung der digitalen Signalverarbeitung sogar mehrere analoge Signale in digitale Signale gewandelt werden müssen.

Ein Analog/Digital-Wandler stellt, bezogen auf die meisten Einsatzfälle, ein aufwändiges Schaltungsteil dar. Bei ihm bilden neben einem evtl. enthaltenen Widerstands-

25 Netzwerk die Referenz-Erzeugung einen großen Teil des Wandlers.

Daher gehen die Bestrebungen dahin, den Analog/Digital-Wandler zu vereinfachen und/oder mehrfach zu nutzen. Dieses Bestreben zeigt sich umso dringlicher, wenn die

Wandlung von Analogsignalen vorgesehen ist, die als dynamische Signale sich sehr schnell ändern und dadurch vor den erforderlichen Analog/Digital-Wandler ein oder mehrere Sample&Hold (Abtast-Halte)-Glieder vorzuschalten sind.

- 5 Andererseits versuchen die Anbieter von integrierten Schaltkreisen die IP-Kosten und das resultierende Risiko zu minimieren, indem möglichst für alle notwendigen Wandlertypen das gleiche Design oder ein Design mit minimalen Änderungen verwendet wird. Jede Wandler-Instanz wird dabei unterschiedlich nahe an ihrer ursprünglichen Designgrenze betrieben.

10

So kann der Stand der Technik am Beispiel der aktuellen Marktsituation bei drahtlosen Netzwerken und Funk-Übertragungssystemen, z.B. WLAN bzw. Bluetooth sehr gut umrissen werden.

- 15 Diese Marktsituation ist von dem Kundenwunsch geprägt, eine simultane Verfügbarkeit von mehreren Funksystemen auf einer (universalen) Lösung zu ermöglichen.

So sind bisher auf dem Markt noch wenige Multi-WLAN/WAN/PAN Lösungen wegen der aufwändigen Schaltungstechnik verfügbar. Als einfachste Lösung bei der Schal-

20 tungsentwurfsstrategie werden hierbei die Signalverarbeitungspfade aller Funksysteme parallel implementiert.

Das erfordert z.B. zwei Analog/Digital-Wandler-Blöcke, die bei den bekannten Lösungen meistens als zwei gleiche Blöcke für den Empfangspfad und die Empfangssignal-

25 stärke vorgesehen sind. Der Analog/Digital-Wandler für letztere Signale kann aber mit niedrigerer Abtastrate ausgeführt sein. Das Fehlen solcher an unterschiedliche Umsetzraten oder durch externe Erfassungssignale auslösbar und anpassbaren Analog/Digital-Wandler-Blöcke verhinderte, dass universale Schnittstellen sich auf dem Markt durch-

setzen.

30

Dabei ist ersichtlich, dass eine Schaltungsentwurfsstrategie, die auch bei unterschiedlichen Anforderungen an die Abtastrate oder bei Beachtung technischer Grenzwerte auch extern beliebig auslösbaren angewendeten Analog/Digital-Wandler eine Mehrfach-Ausstattung von konfektionierten Lösungen vorsieht, das Optimum verfehlt.

5

Im Hinblick auf den erhöhten Schaltungsaufwand erweist sich diese Strategie einerseits wegen des hohen Flächenverbrauches, der knappen Chipfläche und andererseits wegen des hohen Stromverbrauches, bedingt durch die Schaltungsteile, die mit überhöhter Leistungsfähigkeit ausgestattet sind, somit als nachteilig.

10

Es besteht somit die Aufgabenstellung, ein Verfahren anzugeben, bei dem auf einem Chip die Analog/Digital-Wandlung mehrerer Analogsignale so erfolgt, dass Kosten bei der Chipherstellung und Energie bei der Chipanwendung gespart werden, indem die Analog/Digital-Wandlung der einzelnen Analogsignale an die technischen Kennwerte ihrer nachfolgenden Signalverarbeitung angepasst wird.

15

Die erfindungsgemäße Lösung der Aufgabenstellung sieht vor, dass ein in der Kanalsteuerung berechneter oder hardwaremäßig durch eine Ablaufsteuerung bestimmter Ablauf der mehrkanaligen Analog/Digital-Wandlung für den jeweiligen gesamten Kanal einschließlich der Erfassung der Kanal-Samples in einem ersten oder zweiten Kanal-Bereitstellungsbereich geltend ist.

20

Eine andere Ausführung der erfindungsgemäßen Lösung der Aufgabenstellung wird dadurch erreicht, dass eine Reihenfolge der Abarbeitung des im jeweiligen ersten oder zweiten Kanal-Bereitstellungsbereich erfassten Kanal-Samples, welches durch das Analog-Auswahlsignal einem A/D-Wandlungs-Bereitstellungsbereich bereit gestellt und nachfolgend vom A/D-Wandler gewandelt wird, individuell für jeden Kanal-Sample durch eine Kanalsteuerung berechnet und bestimmt wird.

25

Aus den vorstehend dargelegten erfindungsgemäßen Lösungen wird ersichtlich, dass es gilt, unabhängig davon ob die Erfassung der Samples individuell oder intern taktgesteuert vorgenommen wird, die Ressource des A/D-Wandlungs-Potentials optimal angepasst an die auftretenden Signale des jeweiligen Kanals zu verwalten.

5

Eine weitergehende Ausführung der erfindungsgemäßen Lösung der Aufgabenstellung liegt dadurch vor, dass die in der Kanalsteuerung erstellten Berechnungen für den Ablauf der mehrkanaligen Analog/Digital-Wandlung ausschließlich der Erfassung der Kanal-Samples im ersten oder zweiten Kanal-Bereitstellungsbereich gültig sind, wobei

10

die Erfassung des im ersten oder zweiten Kanal-Bereitstellungsbereich vorliegenden Kanal-Sample jeweils durch ein erstes und zweites externes Erfassungssignal ausgelöst wird.

Eine Variante der erfindungsgemäßen Lösung der Aufgabenstellung liegt dadurch vor, dass eine über die Erfassung des im ersten und/oder zweiten Kanal-Bereitstellungsbereich als Analogsignal vorliegendes Kanal-Samples weiterführende mehrkanalige Analog/Digital-Wandlung im A/D-Wandlung-Bereitstellungsbereich durch ein externes Umsetzanforderungssignal, welches damit eine Umsetzanforderung in der Kanalsteuerung absetzt, initiiert wird.

20

Eine spezielle Variante der erfindungsgemäßen Lösung der Aufgabenstellung liegt dadurch vor, dass Zusatzdaten des erfassten Kanal-Samples, die eine individuelle Berechnung des Zeitpunktes zur Abarbeitung eines jeweilig erfassten Kanal-Samples in der Kanalsteuerung qualifizieren, mit der Auslösung der Umsetzanforderung durch das zusätzliche externe Umsetzanforderungssignal an die Kanalsteuerung mitgeteilt werden.

25

Eine spezielle Ausgestaltung der erfinderischen Lösung ergibt sich dadurch, dass die Zusatzdaten, die jeweilig mit dem erfassten Kanal-Sample an die Kanalsteuerung bei der Auslösung des zugehörigen Umsetzanforderungssignals mitgeteilt werden, ein Anfangs-Dringlichkeitsdatum, eine Erhöhungsrate der Dringlichkeit je Zeiteinheit, ein gesamter Gültigkeitszeitraum und ein minimaler Gültigkeitszeitraum sind.

30

Eine vorzugsweise spezielle erfindungsgemäße Lösung der Aufgabenstellung sieht vor, dass die Umsetzanforderungssignale gemeinsam mit den Zusatzdaten auf einen Datenbus der Kanalsteuerung zugeführt werden.

- 5 Eine weiterführende Variante der erfindungsgemäßen Lösung der Aufgabenstellung wird dadurch erreicht, dass die Regeln der individuellen Berechnung des Zeitpunktes zur Abarbeitung eines jeweilig erfassten Kanal-Samples mittels einer in der Kanalsteuerung implementierten Metrik hergeleitet werden.
- 10 Eine Ausführung der weiterführenden Variante der erfindungsgemäßen Lösung der Aufgabenstellung wird dadurch erreicht, dass alle signalbeeinflussenden Zeiten, die innerhalb des ersten und/oder zweiten Kanals vom ersten und/oder zweiten S/H-Glied bis zum A/D-S/H-Glied vor dem A/D-Wandler zu einer Verkürzung der Gültigkeit eines Kanal-Samples im Vergleich zu seiner individuellen Abtastperiode führen, zu
- 15 einem Ungültigkeitszeitraum zusammengefasst werden und mit ihrer Ungültigkeitszeit eine die Metrik beeinflussende Gestaltungsgröße bilden.

- Eine spezielle Variante der erfindungsgemäßen Lösung der Aufgabenstellung wird dadurch erreicht, dass eine die Metrik beeinflussende Gestaltungsgröße die Restgültig-
- 20 keitszeit eines Kanal-Samples ist.

- Eine andere spezielle Variante der erfindungsgemäßen Lösung der Aufgabenstellung wird dadurch aufgezeigt, dass eine die Metrik beeinflussende Gestaltungsgröße die minimale Abtast-Periodendauer eines Kanal-Samples ist.
- 25 Eine wichtige Ausgestaltung der erfinderischen Lösung ergibt sich dadurch, dass die Restgültigkeitszeit eines Kanal-Samples, die sich durch den aktuell verbleibenden Gültigkeitszeitraum eines jeweiligen als Analogsignal vorliegenden Kanal-Samples in der jeweiligen das Analogsignal bestimmenden Baugruppe ergibt, in Form eines realisierten
- 30 und diesem Analogsignal zugeordneten Integrators ermittelt wird.

Dabei wird der Integrator-Ausgangswert, der den verstrichenen Gültigkeitszeitraum repräsentiert, aktuell überwacht. Falls dieser Wert den repräsentierenden Wert der gesamten Gültigkeitszeit überschreitet, wird der Ablauf des Gültigkeitszeitraums festgestellt.

5

Anderenfalls ist seine Differenz zum repräsentierenden Wert der gesamten Gültigkeitszeit der repräsentierende Wert des verbleibenden Gültigkeitszeitraum.

10 Eine ebenfalls spezielle Variante der erfindungsgemäßen Lösung der Aufgabenstellung wird dadurch erreicht, dass eine die Metrik beeinflussende Gestaltungsgröße die willkürlich vorgegebene Priorität eines Kanal-Samples ist.

15 Eine Ausgestaltung der erfinderischen Lösung ergibt sich dadurch, dass der Kanalsteuerung der jeweilig aktuell verbleibende Gültigkeitszeitraum der Ausgangssignale aller die Analogsignale bestimmenden Baugruppen im ersten und zweiten Kanalbereich bekannt sind, der verbleibende Gültigkeitszeitraum vorausschauend ständig neu bestimmt wird und dass damit der nächste Signalverarbeitungsschritt in der jeweiligen das Analogsignal bestimmenden Baugruppe von der Kanalsteuerung ausgelöst wird.

20

Eine weitere Ausgestaltung der erfinderischen Lösung ergibt sich dadurch, dass im Fall eines von der Kanalsteuerung ermittelten Ablaufes des Gültigkeitszeitraum eines der Ausgangssignale der die Analogsignale bestimmenden Baugruppen im ersten und zweiten Kanalbereich ein dem jeweiligen Ausgangssignal zugeordnetes
25 Fehlersignal von der Kanalsteuerung ausgegeben wird.

Alternativ werden bei verfügbarem ersten S/H-Zwischenspeicher oder ersten weiteren Zwischenspeicher bzw. zweiten S/H-Zwischenspeicher oder zweiten weiteren Zwischenspeicher diese Ausgangssignale mittels erstem Zwischenspeicher- Steuersignal
30 oder erstem weiterem Zwischenspeicher-Steuersignal bzw. zweitem Zwischenspeicher-Steuersignal oder zweitem weiterem Zwischenspeicher-Steuersignal zwischengespeichert.

Eine wichtige Variante der erfindungsgemäßen Lösung der Aufgabenstellung wird dadurch erreicht, dass eine die Metrik beeinflussende Gestaltungsgröße die erfolgte Zwischenspeicherung eines Kanal-Samples in einem ersten und/oder zweiten S/H-Zwischenglied und/oder einem ersten und/oder zweitem weiterem Zwischenspeicher ist.

Eine weitere grundlegend andere Variante der erfindungsgemäßen Lösung der Aufgabenstellung wird dadurch erreicht, dass die maximale Umsetzrate, mit der das Analog-Auswahlsignal im A/D-Wandlungs-Bereitstellungsbereich A/D-gewandelt wird, zu der jeweiligen Erfassungsrate des ersten und des zweiten Analogsignals im ersten und zweiten Kanal-Bereitstellungsbereich in einem jeweilig von der Kanalsteuerung einstellbaren und über den Zeitraum eines Abarbeitungs-Gesamtzykluses gemittelten Verhältnis V_i (i -Kanalindex) steht.

Durch dieses jeweilige gemittelte Verhältnis V_1 , V_2 im ersten und zweiten Kanal wird durch ein von der Kanalsteuerung erzeugtes Steuersignal-Regime realisiert, das während des Abarbeitungs-Gesamtzykluses, der sich aus aufeinander folgenden Abarbeitungs-Teilzyklen zusammensetzt, in den Abarbeitungs-Teilzyklen die Reihenfolge und Häufigkeit der Abarbeitung eines jeweiligen Kanal-Samples des ersten und des zweiten Kanal-Bereitstellungsbereiches so gewählt wird, dass mit dem dadurch eingestellten jeweiligen gemittelten Verhältnis V_1 , V_2 von der jeweiligen Erfassungsrate im ersten und zweiten Kanal zur maximalen Umsetzrate während des Zeitraumes des Gesamt-Erfassungszykluses im A/D-Wandlungs-Bereitstellungsbereich abgesichert ist, dass der zeitliche Aufwand, der für die Erfassung der gesamten Anzahl der innerhalb des ersten und zweiten Kanal-Bereitstellungsbereich mit den jeweilig eingestellten Erfassungsraten erfassten Kanal-Samples des ersten und zweiten Analogsignals notwendig ist, mit dem Zeitaufwand, der zur A/D-Wandlung all dieser als Analog-Auswahlsignal bereit gestellten Werte im A/D-Wandlungs-Bereitstellungsbereich benötigt wird, ausgeglichen (ausbalanciert) ist.

Die Kanalsteuerung wird den Wert der Summe der Erfassungsraten im ersten und zweiten Kanal-Bereitstellungsbereich ermitteln und wird beim Überschreiten des Wertes der maximalen Umsetzrate im A/D-Wandlungs-Bereitstellungsbereich ein Fehlersignal ausgeben.

5

Die Erfassung des ersten und zweiten Analogsignals erfolgt jeweils durch Speichern in dem ersten und zweiten S/H-Glied, welches mit einem ersten und zweiten S/H-Steuersignal von der Kanalsteuerung mit der jeweiligen Erfassungsrate ausgelöst wird.

- 10 Zur Bereitstellung des Analog-Auswahlsignals erfolgt die Ansteuerung des Analog-Multiplexers durch das Auswahlsteuersignal entsprechend des Steuersignal-Regimes der Kanalsteuerung.

- 15 Die nachfolgende A/D-Wandlung des Analog-Auswahlsignals wird durch Ansteuerung des A/D-Wandlers mit dem A/D-Umsetzsignal, welches jeweils von der Kanalsteuerung entsprechend des Steuersignal-Regimes mit der gewünschten Umsetzrate realisiert wird, ausgeführt.

- 20 Diese Lösung zielt darauf ab, erfindungsgemäß die Analog/Digital-Umwandlung in den einzelnen Kanälen zeitlich verschachtelt so vorzunehmen, dass der A/D (Analog/Digital)-Wandler durch mehrfache Verwendung im ersten und/oder zweiten Kanal optimal ausgelastet wird.

- 25 Mittels dem von der Kanalsteuerung jeweils ausgegebenen ersten und zweiten S/H (Sample&Hold)-Steuersignal sowie dem Analog-Auswahl-Steuersignal werden Dauer und Reihenfolge für die Erfassung der einzelnen Abtastwerte des ersten und zweiten Kanal-Bereitstellungsbereichs optimal bestimmt und fest vorgegebenen.

- 30 Hierbei werden im A/D (Analog/Digital)-Wandlungs-Bereitstellungsbereich die A/D-Wandlungen so vorgenommenen, dass innerhalb eines Abarbeitungs-Gesamtzykluses

mindestens ein Abtastwert eines jeweiligen Kanals erfasst und A/D gewandelt wird, wobei der Abarbeitungs-Gesamtszyklus aus einem oder mehreren Teil-Erfassungszyklen besteht, deren Gestaltung ebenfalls durch die Kanalsteuerung erfolgt.

- 5 Liegt ein Gesamt-Erfassungszyklus mit mehr als einem Teil-Erfassungszyklus vor, so muss innerhalb der Abarbeitung des jeweiligen Teil-Erfassungszyklus nicht unbedingt mindestens ein Abtastwert eines jeweiligen Kanals erfasst werden. In jeweilig unterschiedlichen Teil-Erfassungszyklen werden unterschiedliche Kombinationen der erfassten Abtastwerte im ersten und zweiten Kanal-Bereitstellungsbereich realisiert.

10

Daher bildet sich während der Abarbeitung der Teil-Erfassungszyklen innerhalb eines Gesamt-Erfassungszyklus noch kein jeweilig festes Verhältnis der Umsetzrate des im A/D-Wandlung-Bereitstellungsbereich umzuwandelnden Analog-Auswahlsignals zu der jeweiligen Erfassungsrate des ersten und des zweiten Analogsignals im ersten und
15 zweiten Kanal-Bereitstellungsbereich.

Dieses feste Verhältnis bildet sich erst nach Ablauf des Gesamt-Erfassungszyklusses aus, wobei die Verhältniszahl des jeweiligen mittleren Verhältnisses aus dem Zahlenbereich der gebrochenen Zahlen hervorgeht.

20

Eine Variante der erfindungsgemäßen Lösung der Aufgabenstellung wird dadurch erreicht, dass das jeweilige mittlere Verhältnis V_i der jeweiligen Erfassungsrate des ersten und des zweiten Analogsignals (11,12) im ersten und zweiten Kanal-Bereitstellungs-
25 bereitstellungsbereich durch das Verhältnis:

$$V_i : \dots : V_n \text{ (i - Kanal-Index, n- Kanalzahl)}$$

unter der Nebenbedingung:

30

$$\sum_{i=1}^n U_i * V_i \leq 1$$

mit :i - Kanalindex 1, 2, ... i ... n (i natürliche Zahl),

n - Kanalzahl (n natürliche Zahl)

U_i - Kanalfaktor (gebrochene Zahl), mit $U_i > 1$

5 charakterisiert wird.

Hierbei kann mit einem Kanalfaktor größer als 1 die Verkürzung der Gültigkeitszeit eines Kanal-Samples im Vergleich zur Abtastperiode abgebildet werden.

10 Optional erfolgt ein Zwischenspeichern des ersten und des zweiten Analogsignals im ersten und zweiten Kanal-Bereitstellungsbereich mittels eines ersten und zweiten S/H-Zwischenspeichers bzw. ersten und zweiten weiteren Zwischenspeichers.

15 Eine spezielle Variante der erfindungsgemäßen Lösung der Aufgabenstellung wird dadurch realisiert, dass das jeweilige Verhältnis der jeweiligen Erfassungsrates des ersten und zweiten Analogsignals im ersten und zweiten Kanal-Bereitstellungsbereich zu der maximalen Umsetzrate des Analog-Auswahlsignals im A/D-Wandlungs-Bereitstellungsbereich binär gewichtet ist und durch die Verhältnisgleichung:

20 $V_1 : \dots : V_n = 1/(2^1) : \dots : 1/(2^n)$

unter der Nebenbedingung:

$$\sum_{i=1}^n \frac{1}{2^i} \leq 1$$

25 mit :i - als Kanalindex 1, 2, ... i ... n (i natürliche Zahl) und n - Kanalzahl (n natürliche Zahl, $n > 1$) charakterisiert wird.

Für diesen Fall der binär gewichteten Verhältnisfaktoren V_i kommt man im allgemeinen ohne Zwischenspeichern des ersten und des zweiten Analogsignals im ersten und

zweiten Kanal-Bereitstellungsbereich mittels einem ersten und zweiten S/H-Zwischengliedes aus. Optional kann bei ungünstigen Implementierungsbedingungen auch in dieser Variante eine Zwischenspeicherung erfolgen.

- 5 Eine weitere Variante der erfindungsgemäßen Lösung der Aufgabenstellung sieht vor, dass innerhalb des A/D-Wandlungs-Bereitstellungsbereich ein durch die Kanalsteuerung mit dem A/D-Wandler-Steuersignal ausgelöstes Zwischenspeichern des Analog-Auswahlsignals im A/D-Sample&Hold-Glied erfolgt, wobei am Ausgang des A/D-Sample&Hold-Gliedes das A/D-Wandler-Sample zur nachfolgenden A/D-Wandlung im
- 10 A/D-Wandler bereit gestellt wird.

- Eine zusätzliche Variante der erfindungsgemäßen Lösung der Aufgabenstellung wird dadurch realisiert, dass ein dem A/D-Wandlungs-Bereitstellungsbereich mit dem enthaltenen Analog/Digital-Wandler zumindest mittelbar nachgeschalteten Ausgabebereich
- 15 mit dem enthaltenen Digital-Demultiplexer der je Kanal umgesetzte Wert mittels des von der Kanalsteuerung ausgegebenen Demultiplexer-Auswahlsignal an den jeweiligen Ausgängen des Digital-Demultiplexers zumindest mittelbar bereitgestellt wird.

- Nachfolgend werden diese Werte in einem dem jeweiligen Kanal zugeordneten ersten
- 20 und zweiten Speicherelement, welches jeweils ebenfalls dem Ausgabebereich angehören, zwischengespeichert und während der Aktivierung eines jeweiligen ersten bzw. zweiten Gültigkeitssignals ausgelesen.

- Eine ergänzende Variante der erfindungsgemäßen Lösung der Aufgabenstellung wird
- 25 dadurch erreicht, dass in Zeiten, in denen die im A/D-Wandlungs-Bereitstellungsbereich und die im ersten und zweiten Kanal-Bereitstellungsbereich enthaltenen Baugruppen keine Benutzung finden, diese in einen Zustand geringeren Energieverbrauchs versetzt werden.

Hierbei nimmt der Analog/Digital-Wandler keine Umsetzung vor. Außerdem speichern der erste und/oder zweite S/H-Zwischenspeicher und/oder der erste und/oder zweite weitere Zwischenspeicher keine Kanal-Samples oder Analog-Auswahlsignale.

- 5 Dadurch wird der Gesamt-Energieverbrauch durch die jeweiligen Tastverhältnisse des A/D Umsetzsignals und/oder des ersten und/oder zweiten S/H-Zwischenspeicher-Steuersignals und/oder ersten und/oder zweiten weiteren Zwischenspeicher-Steuersignal bestimmt.
- 10 Eine weitergehende Variante der erfindungsgemäßen Lösung der Aufgabenstellung ist damit gegeben, dass die mehrkanalige Analog/Digital-Wandlung in dem ersten und/oder zweiten Kanal und/oder in einem weiteren Kanal erfolgt, wobei der weitere Kanal mit einem Steuerbus des weiteren Kanals von der Kanalsteuerung angesteuert wird.
- 15 Eine ergänzend weitergehende Variante der erfindungsgemäßen Lösung der Aufgabenstellung ist damit gegeben, dass das erste oder zweite Analogsignal oder ein weiteres Analogsignal an den ersten und/oder zweiten Kanal und/oder zumindest einen weiteren Kanal zur Verarbeitung eingegeben werden, wobei die mit einem Analogsignal mehrfach belegten Kanäle mit den zugehörigen externen Erfassungssignale oder S/H-Steuersignalen alle unterschiedlich oder teilweise unterschiedlich angesteuert werden.
- 20

Die Erfindung soll nachfolgend an Hand eines Ausführungsbeispiels näher erläutert werden.

- 25 In der Zeichnung zeigt:

Fig. 1 : Blockschaltbild der mehrkanaligen A/D-Wandlung

Fig. 2 : Zeitdiagramm der taktgesteuerten mehrkanaligen A/D-Wandlung

30

Fig. 3 : Zeitdiagramm der je Sample individuell berechneten mehrkanaligen A/D-Wandlung

Bei dem in der Fig. 1 gezeigten Verfahren zur mehrkanaligen A/D-Wandlung sind der erste und zweite Kanal 36; 37 und ein weiterer Kanal 45 ersichtlich. Diese Kanäle werden über Steuerleitungen von der Kanalsteuerung 4, die im Falle des weiteren Kanals 45 als ergänzender Steuerbus des weiteren Kanals 46 zusammengefasst wurden, angesteuert.

Das jeweilige erste, zweite bzw. weitere Analogsignal 11; 12 und 47 gelangt in den jeweiligen Kanal und damit in den jeweiligen ersten und zweiten Kanal-Bereitstellungsbereich 32; 35 und werden dort in dem jeweiligen ersten und zweiten S/H-Glied 1; 2 erfasst. Dort erfolgt das Erfassen des jeweiligen Sample wahlweise einerseits durch ein erstes und/oder zweites externes Erfassungssignal 41; 42 beziehungsweise durch ein weiteres externes Erfassungssignal 48 oder andererseits durch einen ersten und oder zweites S/H-Steuer Signal 17; 16, welches vom internen Takt der Kanalsteuerung 4 abgeleitet ist.

Nachfolgend wird im Ausführungsbeispiel zuerst die taktgesteuerte mehrkanalige A/D-Wandlung erläutert, bei dem auch Bezug auf Fig.2 genommen wird.

Bei der Erläuterung ist als Beispiel von solchen Eingangs-Signalen auszugehen, bei denen die jeweils in den ersten und zweiten S/H-Gliedern 1; 2 erfassten ersten und zweiten Analogsignalen 11; 12 mit binär gewichteten Abtastraten erfasst werden.

Es löst, wie in Fig. 2 zu erkennen ist, das erste S/H-Steuersignal 17 an seinem zugehörigen ersten S/H-Glied 1 die Erfassung doppelt so häufig wie das zweite S/H-Steuersignal 16 aus. Das weitere analoge Signale 47 wird mit nur einem Viertel der Abtastrate im Vergleich zum ersten S/H-Steuersignal 17 abgetastet. Entsprechend der Abtastraten der Analogsignale werden die zugehörigen Abtastwerte des ersten und zweiten Kanal-Samples 13; 14 mit der jeweiligen Häufigkeit am Ausgang eines jeden S/H-Gliedes bereitgestellt. Mit einer bauelemente-bezogenen Verzögerung liegen sie am Ausgang des jeweiligen ersten und zweiten S/H-Gliedes 1;2. Mit einer weiteren Bauelemente bezogenen Verzögerung werden sie am Ausgang des Multiplexers 3 als Analog-Auswahlsignal 15 bereitgestellt.

In der Fig. 2 ist weiterhin ersichtlich, dass beim Analog-Auswahlsignal 15 die einzelnen Werte der Kanal-Samples eines Kanals, in ihrer Abfolge verschränkt mit den Werten der Kanal-Samples der anderen Kanäle, vorliegen.

5

In dieser vorliegenden Abfolge werden diese erfassten Samples mittels des A/D-Wandler-S/H-Steuersignals 19 im A/D-S/H-Glied 5 erfasst und dort für die durch das A/D-Umsetzungssignal 25 ausgelöste A/D-Wandlung im A/D-Wandler 6 bereitgehalten.

- 10 Entsprechend der damit vorliegenden Abfolge liegen die gewandelten Werte als A/D-Wandler-Ausgangssignal 20 digital am Ausgang an. Von dort werden diese Werte in den Ausgabebereich 38 übertragen und an den Demultiplexer 7 angelegt. Der Demultiplexer wird von der Kanalsteuerung 4 über das Demultiplexer-Auswahlsignal 28 angesteuert, sodass die ausgewählten Digitalwerte in das jeweilige ersten und zweiten Ausgabespeicherelement 8; 9 gespeichert und bei Gültigkeit während des aktiven ersten bzw. zweiten Gültigkeitssignals 23; 24 ausgegeben.

- Vorzugsweise ist der Ausgabebereich 38, bzw. Teile von ihm, von der übrigen Schaltung abgesetzt und ist so realisiert, dass ein am Ausgang des A/D-Wandler 6 angeschlossener Bus mit seinen Demultiplexer und Speicherfunktionen wesentliche Aufgabenbereiche des Ausgabebereichs 38 mittelbar übernimmt und sonst unmittelbar angeschlossene Demultiplexer und nachfolgender Ausgangsspeicherelemente erübrigt.

- 25 In der weiteren Erläuterung des Ausführungsbeispiels wird nachfolgend die individuell berechnete mehrkanaligen A/D-Wandlung erläutert, bei der auch Bezug auf Fig.3 genommen wird..

- In diesem Beispiel ist ersichtlich, dass das Erfassen der jeweiligen Analogsignale in jeweiligen Samples durch ein erstes und/oder zweites externes Erfassungssignal 41; 42 beziehungsweise ein weiteres externes Erfassungssignal 48 ausgelöst wird. Damit gibt es von vornherein keine Festlegungen zur Abfolge der Samples bzw. zu bekannten Signalabfolgen.

Die Ressource A/D-Umsetzrate muss hierbei verwaltet werden. Dazu dienen neben der jeweiligen, nach einer Erfassung ausgelöst Umsetzanforderung, auch alle mit gelieferten Zusatzdaten, die auf dem Umsetzanforderungsbus 40 der Kanalsteuerung 4 bereitgestellt werden.

Die Reihenfolge der Abarbeitung des im jeweiligen ersten oder zweiten Kanal-Bereitstellungsbereich 32; 35 erfassten Kanal-Samples 13; 14, welches durch das Analog-Auswahlsignal 15 in einem A/D-Wandlungs-Bereitstellungsbereich 31 bereit gestellt und nachfolgend vom A/D-Wandler 6 gewandelt wird, wird individuell für jedes Kanal-Sample über eine Kanalsteuerung 4 berechnet und bestimmt. Dazu verwendet sie die Regeln der individuellen Berechnung des Zeitpunktes zur Abarbeitung eines jeweilig erfassten Kanal-Samples, die mit der implementierten Metrik vorliegen.

Gegenüber dem vorstehend dargelegten Ausführungsbeispiel der taktgesteuerten mehrkanaligen A/D-Wandlung, wird ersichtlich, dass bei diesem Ausführungsbeispiel, unabhängig von festen Verhältnissen der Erfassungsrate, das A/D-Wandlungs-Potential, vorzugsweise mittels der Zusatzdaten, die über den Umsetzanforderungsbus 40 bereitgestellt werden, optimal angepasst an die auftretenden Samples des jeweiligen Kanals verwaltet wird.

Wie in Fig. 3 ersichtlich, sind mit dem ausgelösten und damit bekannten Erfassungszeitpunkt eines Samples 58 und den im Umsetzanforderungssignals 40 bereitgestellten zugehörigen Zusatzdaten eine Anfangs-Dringlichkeit 50, eine Erhöhungsrates der Dringlichkeit je Zeiteinheit 51, ein gesamter Gültigkeitszeitraum 61 und ein minimaler Gültigkeitszeitraum sowie ein Ungültigkeitszeitraum 64 bekannt.

Als technische Kenngröße des Analogsignals ist dessen minimale Abtast-Periode 62 bekannt.

Entsprechend wird der ausgewählte A/D-Wandlungsbeginn 53 durch die vorliegende, die aktuelle Dringlichkeit repräsentierende Ladungsrampe 56 innerhalb der Restgültigkeitszeit 52 von der Kanalsteuerung 4 bestimmt.

BEZUGSZEICHENLISTE

	1	erstes S/H(Sample&Hold)-Glieder
	2	zweites S/H(Sample&Hold)-Glieder
5	3	Analog-Multiplexer
	4	Kanalsteuerung (Taktsteuerung)
	5	A/D-Sample&Hold-Glieder
	6	A/D-Wandler
	7	Digital-Demultiplexer
10	8	erstes Ausgangsspeicherelement
	9	zweites Ausgangsspeicherelement
	10	A/D-Wandler-Sample (Abtastwert)
	11	erstes Analogsignal
	12	zweites Analogsignal
15	13	erster Kanal-Sample (Abtastwert)
	14	zweiter Kanal-Sample (Abtastwert)
	15	Analog-Auswahlsignal
	16	zweites S/H-Steuersignal
	16a	zweites Zwischenspeicher- Steuersignal
20	16b	zweites weiteres Zwischenspeicher- Steuersignal
	17	erstes S/H-Steuersignal
	17a	erstes Zwischenspeicher- Steuersignal
	17b	erstes weiteres Zwischenspeicher- Steuersignal
	18	Auswahl-Steuersignal
25	19	A/D-Wandler-S/H-Steuersignal
	20	A/D-Wandler-Ausgangssignal
	21	erster Kanal-Ausgangswert
	22	zweiter Kanal-Ausgangswert
	23	erstes Gültigkeitssignal
30	24	zweites Gültigkeitssignal

	25	A/D-Umsetzungssignal
	26	erster S/H-Zwischenspeicher
	29	zweiter S/H-Zwischenspeicher
	28	Demultiplexer-Auswahlsignal
5	31	A/D-Wandlungs-Bereitstellungsbereich
	32	erster Kanal-Bereitstellungsbereich
	33	erstes Kanal-Speichersignal
	34	zweites Kanal-Speichersignal
	35	zweiter Kanal-Bereitstellungsbereich
10	36	erster Kanal
	37	zweiter Kanal
	38	erster Ausgabebereich
	39	zweiter Ausgabebereich
	40	Umsetzanforderungsbuss
15	41	zweites externes Erfassungssignal
	42	erstes externes Erfassungssignal
	43	erster weiterer Zwischenspeicher
	44	zweiter weiterer Zwischenspeicher
	45	weiterer Kanal
20	46	Steuerbus des weiteren Kanals
	47	weiteres Analogsignal
	48	weiteres externes Erfassungssignal
	50	Anfangs-Dringlichkeit
	51	Erhöhungsrates der Dringlichkeit
25	52	Restgültigkeitszeit (verbleibender möglicher A/D-Wandlungs-Beginn)
	53	ausgewählter A/D-Wandlungs-Beginn
	54	verstrichene möglicher A/D-Wandlungs-Beginn
	55	vorliegende relative Dringlichkeit eines Signals
	56	die Dringlichkeit repräsentierende Ladungsrampe
30	57	die rückzusetzende Dringlichkeit repräsentierende Entladungsrampe

- 58 Erfassungszeitpunkt eines Samples
- 59 nächster Erfassungszeitpunkt eines Samples
- 60 A/D-Wandler-Zeitverlauf
- 61 gesamte Gültigkeitszeit (maximal möglicher A/D-Wandlungs-Beginn)
- 5 62 minimale Abtast-Periode
- 63 maximale Entladezeit
- 64 Ungültigkeitszeitraum

PATENTANSPRÜCHE

1. Verfahren zur mehrkanaligen Analog/Digital(A/D)-Wandlung, bei dem in einem ersten und zweiten Kanal jeweils in einem ersten oder zweiten Kanalbereitstellungs-Bereich ein zur Wandlung anstehendes erstes und zweites Analogsignal mit einem jeweiligen ersten und zweiten S/H (Sample&Hold)-Glied abgetastet wird und dessen
5 jeweilig gespeicherter Abtastwert als ein Kanal-Sample an einem ersten und zweiten Eingang eines Analog-Multiplexers zur Auswahl angelegt wird, wobei danach die Abarbeitung des jeweiligen Kanal-Samples in einem Abarbeitungszyklus aller Kanäle erfolgt, indem dieser im Analog-Multiplexer mit einem digitalen Auswahlsteuersignal für die Analog/Digital Wandlung ausgewählt und als Analog-Auswahlsignal an einem
10 Ausgang des Analog-Multiplexers bereit gestellt und nach dem jeweiligen Kanalbereitstellungs-Bereich in einem Analog/Digital-Wandler umgesetzt wird,
dadurch gekennzeichnet,
dass ein in einer Kanalsteuerung (4) berechneter oder hardwaremäßig durch eine Ablaufsteuerung bestimmter Ablauf der mehrkanaligen Analog/Digital-Wandlung für
15 den jeweiligen gesamten Kanal einschließlich der Erfassung der Kanal-Samples in dem ersten oder zweiten Kanal-Bereitstellungsbereich (32),(35) geltend ist.

2. Verfahren zur mehrkanaligen Analog/Digital(A/D)-Wandlung, bei dem in einem ersten und zweiten Kanal jeweils in einem ersten oder zweiten Kanalbereitstellungs-
20 Bereich ein zur Wandlung anstehendes erstes und zweites Analogsignal mit einem jeweiligen ersten und zweiten S/H (Sample&Hold)-Glied abgetastet wird und dessen jeweilig gespeicherter Abtastwert als ein Kanal-Sample an einem ersten und zweiten Eingang eines Analog-Multiplexers zur Auswahl angelegt wird, wobei danach die Abarbeitung des jeweiligen Kanal-Samples in einem Abarbeitungszyklus aller Kanäle

erfolgt, indem dieser im Analog-Multiplexer mit einem digitalen Auswahlsteuersignal für die Analog/Digital Wandlung ausgewählt und als Analog-Auswahlsignal an einem Ausgang des Analog-Multiplexers bereit gestellt und nach dem jeweiligen Kanalbereitstellungs-Bereich in einem Analog/Digital-Wandler umgesetzt wird,

5 dadurch gekennzeichnet,

dass eine Reihenfolge der Abarbeitung des im jeweiligen ersten oder zweiten Kanal-Bereitstellungsbereich (31,35) erfassten Kanal-Samples, welches durch das Analog-Auswahlsignal (15) in einem A/D-Wandlungs-Bereitstellungsbereich (31) bereit gestellt und nachfolgend vom A/D-Wandler gewandelt wird, individuell für jedes Kanal-

10 Sample durch eine Kanalsteuerung (4) berechnet und bestimmt wird.

3. Verfahren nach Anspruch 2,

dadurch gekennzeichnet,

dass die in der Kanalsteuerung (4) erstellten Berechnungen für den Ablauf der

15 mehrkanaligen Analog/Digital-Wandlung ausschließlich der Erfassung der Kanal-Samples im ersten oder zweiten Kanal-Bereitstellungsbereich (32,35) gültig sind, wobei die Erfassung des im ersten oder zweiten Kanal-Bereitstellungsbereich (32,35) vorliegenden Kanal-Samples jeweils durch ein erstes und zweites externes Erfassungssignal (42,41) ausgelöst wird.

20

4. Verfahren nach Anspruch 3,

dadurch gekennzeichnet,

dass eine über die Erfassung des im ersten und/oder zweiten Kanal-Bereitstellungsbereich (31,35) als Analogsignal vorliegenden Kanal-Sample weiterführende mehr-

25 kanalige Analog/Digital-Wandlung im A/D-Wandlungs-Bereitstellungsbereich (31) durch ein externes Umsetzanforderungssignal (40), welches damit eine Umsetzanforderung in der Kanalsteuerung (4) absetzt, initiiert wird.

5. Verfahren nach Anspruch 4,

dadurch gekennzeichnet,

dass Zusatzdaten des erfassten Kanal-Samples, die eine individuelle Berechnung des

- 5 Zeitpunktes zur Abarbeitung eines jeweilig erfassten Kanal-Samples in der Kanalsteuerung (4) qualifizieren, mit der Auslösung der Umsetzanforderung durch das zusätzliche externe Umsetzanforderungssignal (40) an die Kanalsteuerung (4) mitgeteilt werden.

6. Verfahren nach Anspruch 5,

- 10 dadurch gekennzeichnet,

dass die Zusatzdaten, die jeweilig mit dem erfassten Kanal-Sample an die Kanalsteuerung (4) bei der Auslösung des zugehörigen Umsetzanforderungssignals (40) mitgeteilt werden, ein Anfangs-Dringlichkeitsdatum, eine Erhöhungsrates der Dringlichkeit je Zeiteinheit und ein gesamter und ein minimaler Gültigkeitszeitraum sind.

15

7. Verfahren nach Anspruch 6,

dadurch gekennzeichnet,

dass die Umsetzanforderungssignale (40) gemeinsam mit den Zusatzdaten auf einen Datenbus der Kanalsteuerung (4) zugeführt werden.

20

8. Verfahren nach einem der Ansprüche 2 bis 7,

dadurch gekennzeichnet,

dass die Regeln der individuellen Berechnung des Zeitpunktes zur Abarbeitung eines jeweilig erfassten Kanal-Samples mittels einer in der Kanalsteuerung implementierten

- 25 Metrik hergeleitet werden.

9. Verfahren nach einem der Ansprüche 2 bis 8,
dadurch gekennzeichnet,
dass alle signalbeeinflussenden Zeiten, die innerhalb des ersten und/oder zweiten Kanals (36),(37) vom ersten und/oder zweiten S/H-Glied (1),(2) bis zum A/D-S/H-Glied (5) vor dem A/D-Wandler (6) zu einer Verkürzung der Gültigkeit eines Kanal-Samples im Vergleich zu seiner individuellen Abtastperiode führen, zu einem Ungültigkeitszeitraum zusammengefasst werden und mit ihrer Ungültigkeitszeit eine die Metrik beeinflussende Gestaltungsgröße bilden.
- 10 10. Verfahren nach einem der Ansprüche 2 bis 9,
dadurch gekennzeichnet,
dass eine die Metrik beeinflussende Gestaltungsgröße die Restgültigkeitszeit eines Kanal-Samples ist.
- 15 11. Verfahren nach einem der Ansprüche 2 bis 10,
dadurch gekennzeichnet,
dass eine die Metrik beeinflussende Gestaltungsgröße die minimale Abtast-Periodendauer eines Kanal-Samples ist.
- 20 12. Verfahren nach einem der Ansprüche 2 bis 11,
dadurch gekennzeichnet,
dass die Restgültigkeitszeit eines Kanal-Samples, die sich durch den aktuell verbleibenden Gültigkeitszeitraum eines jeweiligen als Analogsignal vorliegenden Kanal-Samples in der jeweiligen das Analogsignal bestimmenden Baugruppe ergibt, in Form eines realisierten und diesem Analogsignal zugeordneten Integrators ermittelt wird, wobei der Integrator-Ausgangswert, der den verstrichenen Gültigkeitszeitraum repräsentiert, aktuell überwacht wird, und, falls dieser Wert den repräsentierenden Wert der gesamten Gültigkeitszeit (61) überschreitet, wird der Ablauf des Gültigkeitszeitraums festgestellt, dass anderenfalls seine Differenz zum repräsentierenden Wert der gesamten Gültigkeitszeit (61) der repräsentierende Wert des verbleibenden Gültigkeitszeitraums ist.
- 30

13. Verfahren nach einem der Ansprüche 2 bis 12,
dadurch gekennzeichnet,
dass eine die Metrik beeinflussende Gestaltungsgröße die willkürlich vorgegebene
Priorität eines Kanal-Samples ist.
- 5 14. Verfahren nach einem der Ansprüche 2 bis 13,
dadurch gekennzeichnet,
dass der Kanalsteuerung (4) der jeweilig aktuell verbleibende Gültigkeitszeitraum der
Ausgangssignale aller die Analogsignale bestimmenden Baugruppen im ersten und
10 zweiten Kanalbereitstellungsbereich (31,35) bekannt ist und der verbleibende
Gültigkeitszeitraum vorausschauend ständig neu bestimmt wird und dass damit der
nächste Signalverarbeitungsschritt in der jeweiligen das Analogsignal bestimmenden
Baugruppe von der Kanalsteuerung (4) ausgelöst wird.
- 15 15. Verfahren nach einem der Ansprüche 2 bis 14,
dadurch gekennzeichnet,
dass im Fall eines von der Kanalsteuerung (4) ermittelten Ablaufes des Gültigkeits-
zeitraum eines der Ausgangssignale der die Analogsignale bestimmenden Baugruppen
im ersten und zweiten Kanalbereitstellungsbereich (31,35) ein dem jeweiligen Aus-
20 gangssignal zugeordnetes Fehlersignal (39) von der Kanalsteuerung (4) ausgegeben
wird oder bei verfügbaren ersten S/H-Zwischenspeicher oder ersten weiteren Zwischen-
speicher (26,43) bzw. zweiten S/H-Zwischenspeicher oder zweiten weiteren Zwischen-
speicher (29,44) diese Ausgangssignale mittels erstem Zwischenspeicher- Steuersignal
(17a) oder erstem weiterem Zwischenspeicher-Steuersignal (17b) bzw. zweitem
25 Zwischenspeicher- Steuersignal (16a) oder zweitem weiterem Zwischenspeicher-Steuer-
signal (16b) zwischengespeichert werden.
16. Verfahren nach einem der Ansprüche 2 bis 15,
dadurch gekennzeichnet,
30 dass eine die Metrik beeinflussende Gestaltungsgröße die erfolgte Zwischenspeicherung
eines Kanal-Samples in einem ersten und/oder zweiten S/H-Zwischenglied (26),(29)
und/oder einem ersten und/oder zweitem weiterem Zwischenspeicher (43),(44) ist.

17. Verfahren nach Anspruch 1,

dadurch gekennzeichnet,

dass die maximale Umsetzrate, mit der das Analog-Auswahlsignal (15) im A/D-

- 5 Wandlungs-Bereitstellungsbereich (31) A/D-gewandelt wird, zu der jeweiligen Erfassungsrate des ersten und des zweiten Analogsignals (11,12) im ersten und zweiten Kanal-Bereitstellungsbereich (32,35) in einem jeweilig von der Kanalsteuerung (4) einstellbaren und über den Zeitraum eines Abarbeitungs-Gesamtzykluses gemittelten Verhältnis V_i (i -Kanalindex) steht,
- 10 dass dieses jeweilige gemittelte Verhältnis V_1 , V_2 im ersten und zweiten Kanal (36),(37) durch ein von der Kanalsteuerung (4) erzeugtes Steuersignal-Regime realisiert wird, wobei während des Abarbeitungs-Gesamtzykluses, der sich aus aufeinander folgenden Abarbeitungs-Teilzyklen zusammensetzt, durch dieses Steuersignal-Regime in den
- 15 jeweilig Kanal-Samples des ersten und des zweiten Kanal-Bereitstellungsbereiches (32,35) so gewählt werden, dass mit dem dadurch eingestellten jeweiligen gemittelten Verhältnis V_1 , V_2 von der jeweiligen Erfassungsrate im ersten und zweiten Kanal (36,37) zur maximalen Umsetzrate während des Zeitraumes des Gesamt-Erfassungszykluses im A/D-Wandlungs-Bereitstellungsbereich (31) abgesichert ist, dass
- 20 der zeitliche Aufwand, der für die Erfassung der gesamten Anzahl der innerhalb des ersten und zweiten Kanal-Bereitstellungsbereich (32,35) mit den jeweilig eingestellten Erfassungsraten erfassten Kanal-Samples des ersten und zweiten Analogsignals (11),(12) notwendig ist, mit dem Zeitaufwand, der zur A/D-Wandlung all dieser als Analog-Auswahlsignal (15) bereit gestellten Werte im A/D-Wandlungs-
- 25 Bereitstellungsbereich (31) benötigt wird, ausgeglichen (ausbalanciert) ist, dass die Kanalsteuerung (4) den Wert der Summe der Erfassungsraten im ersten und zweiten Kanal-Bereitstellungsbereich (32),(35) ermittelt und beim Überschreiten des Wertes der maximalen Umsetzrate im A/D-Wandlungs-Bereitstellungsbereich (31) ein Fehlersignal (39) ausgegeben wird,

dass die Erfassung des ersten und zweiten Analogsignals (11,12) jeweils durch Speichern in dem ersten und zweiten S/H-Glied (1,2) erfolgt, welches mit einem ersten und zweiten S/H-Steuersignal (17,16) von der Kanalsteuerung (4) mit der jeweiligen Erfassungsrate ausgelöst wird,

- 5 dass zur Bereitstellung des Analog-Auswahlsignals (15) die Ansteuerung des Analog-Multiplexers (3) durch das Auswahlsteuersignal (18) entsprechend des Steuersignal-Regimes der Kanalsteuerung (4) erfolgt,
 dass die nachfolgende A/D-Wandlung des Analog-Auswahlsignals (15) durch Ansteuerung des A/D-Wandlers (6) mit dem A/D-Umsetzsignal (25), welches
 10 von der Kanalsteuerung (4) entsprechend des Steuersignal-Regimes mit der gewünschten Umsetzrate realisiert wird.

18. Verfahren nach Anspruch 17,

dadurch gekennzeichnet,

- 15 dass das jeweilige mittlere Verhältnis V_i der jeweiligen Erfassungsrate des ersten und des zweiten Analogsignals (11,12) im ersten und zweiten Kanal-Bereitstellungsbereich (32),(35) zu der maximalen Umsetzrate des Analog-Auswahlsignals (15) im A/D-Wandlungs-Bereitstellungsbereich (31) durch das Verhältnis:

$V_i: \dots: V_n$ (i - Kanal-Index, n- Kanalzahl)

- 20 unter der Nebenbedingung:

$$\sum_{i=1}^n U_i * V_i \leq 1$$

mit :i - Kanalindex 1, 2, ... i ... n (i natürliche Zahl),

n - Kanalzahl (n natürliche Zahl)

U_i - Kanalfaktor, mit $U_i > 1$ (gebrochene Zahl)

- 25 charakterisiert wird, wobei mit einem Kanalfaktor größer als 1 die Verkürzung der Gültigkeitszeit eines Kanal-Samples im Vergleich zur Abtastperiode abgebildet wird, und dass optional ein Zwischenspeichern des ersten und des zweiten Analogsignals (11),(12) im ersten und zweiten Kanal-Bereitstellungsbereich (32),(35) mittels eines ersten und zweiten S/H-Zwischengliedes (26),(29) erfolgt.

19. Verfahren nach Anspruch 17 oder 18,

dadurch gekennzeichnet,

dass das jeweilige Verhältnis der jeweiligen Erfassungsrate des ersten und zweiten

- 5 Analogsignals (11),(12) im ersten und zweiten Kanal-Bereitstellungsbereich (32),(35) zu der maximalen Umsetzrate des Analog-Auswahlsignals (15) im A/D-Wandlungs-Bereitstellungsbereich (31) binär gewichtet ist und durch die Verhältnisgleichung:

$$V_1 : \dots : V_n = 1/(2^1) : \dots : 1/(2^n)$$

unter der Nebenbedingung:

10
$$\sum_{i=1}^n \frac{1}{2^i} \leq 1$$

mit :i - als Kanalindex 1, 2, ... i ... n (i natürliche Zahl) und

n - Kanalzahl, n>1 (n natürliche Zahl)

charakterisiert wird,

und dass optional ein Zwischenspeichern des ersten und des zweiten Analogsignals

- 15 (11),(12) im ersten und zweiten Kanal-Bereitstellungsbereich (32),(35) mittels eines ersten und zweiten S/H-Zwischengliedes (26),(29) erfolgt.

20. Verfahren nach einem der Ansprüche 1 bis 19,

dadurch gekennzeichnet,

- 20 dass innerhalb des A/D-Wandlungs-Bereitstellungsbereich (31) ein durch die Kanalsteuerung (4) mit dem A/D-Wandler-Steuersignal (19) ausgelöstes Zwischenspeichern des Analog-Auswahlsignals (15) im A/D-Sample&Hold-Glied (5) erfolgt, wobei am Ausgang des A/D-Sample&Hold-Gliedes (5) das A/D-Wandler-Sample (10) zur nachfolgenden A/D-Wandlung im A/D-Wandler (6) bereit gestellt wird
- 25 und dass optional ein Zwischenspeichern des Analog-Auswahlsignals (15) mittels eines ersten und zweiten weiteren Zwischenspeichers (43),(44) erfolgt.

21. Verfahren nach einem der Ansprüche 1 bis 20,

dadurch gekennzeichnet,

- dass ein dem A/D-Wandlungs-Bereitstellungsbereich (31) mit dem enthaltenen Analog/Digital-Wandler (6) zumindest mittelbar nachgeschalteten Ausgabebereich (38)
- 5 mit dem enthaltenen Digital-Demultiplexer (7) der je Kanal umgesetzte Wert mittels des von der Kanalsteuerung (4) ausgegebenen Demultiplexer-Auswahlsignal (28) an den jeweiligen Ausgängen des Digital-Demultiplexers (7) zu mindest mittelbar bereitgestellt und dass nachfolgend diese Werte in einem dem jeweiligen Kanal zugeordneten ersten und zweiten Speicherelement (8),(9), welches jeweils ebenfalls
- 10 dem Ausgabebereich angehören, zwischengespeichert und während der Aktivierung eines jeweiligen ersten bzw. zweiten Gültigkeitssignals (23, 24) ausgelesen werden.

22. Verfahren nach einem der Ansprüche 1 bis 21,

dadurch gekennzeichnet,

- 15 dass in Zeiten, in denen die im A/D-Wandlungs-Bereitstellungsbereich (31) und die im ersten und zweiten Kanal-Bereitstellungsbereich (32, 35) enthaltenen Baugruppen keine Benutzung finden, wobei der Analog/Digital-Wandler (6) keine Umsetzung vornimmt und/oder erste und/oder zweite S/H-Zwischenspeicher (26, 29) und/oder erste und/oder zweite weitere Zwischenspeicher (43, 44) keine Kanal-Sample (13, 14) oder Analog-
- 20 Auswahlsignale (15) speichern, diese in einen Zustand geringeren Energieverbrauchs versetzt werden, sodass der Gesamt-Energieverbrauch durch die jeweiligen Tastverhältnisse des A/D Umsetzsignals (25) und/oder des ersten und/oder zweiten S/H-Zwischenspeicher-Steuersignal (16a, 17a) und/oder ersten und/oder zweiten weiteren Zwischenspeicher-Steuersignal (16b, 17b) bestimmt werden.

25

23. Verfahren nach einem der Ansprüche 1 bis 22,

dadurch gekennzeichnet,

- dass die mehrkanalige Analog/Digital-Wandlung in dem ersten und/oder zweiten Kanal (36, 37) und/oder in einem weiteren Kanal (45) erfolgt, wobei der weitere Kanal (45)
- 30 mit einem ergänzenden Steuerbus des weiteren Kanals (46) von der Kanalsteuerung (4) angesteuert wird.

24. Verfahren nach einem der Ansprüche 1 bis 23,

dadurch gekennzeichnet,

- 5 dass das erste oder zweite Analogsignal (11,12) oder ein weiteres Analogsignal (47) an den ersten und/oder zweiten Kanal (36, 37) und/oder zumindest einen weiteren Kanal (45) zur Verarbeitung eingegeben werden, wobei die mit einem Analogsignal mehrfach belegten Kanäle mit den zugehörigen externen Erfassungssignalen oder S/H-Steuersignalen alle unterschiedlich oder teilweise unterschiedlich angesteuert werden.

ZUSAMMENFASSUNG

Verfahren zur mehrkanaligen Analog/Digital-Wandlung

Die Erfindung betrifft ein Verfahren zur mehrkanaligen Analog/Digital(A/D)-Wandlung, bei dem in einem ersten und zweiten Kanal jeweils in einem ersten oder zweiten

5 Kanalbereitstellungs-Bereich ein zur Wandlung anstehendes erstes und zweites Analogsignal mit einem jeweiligen ersten und zweiten S/H (Sample&Hold)-Glied abgetastet wird und es wird dessen jeweilig gespeicherter Abtastwert als ein Kanal-Sample an einem ersten und zweiten Eingang eines Analog-Multiplexers zur Auswahl angelegt, wobei danach die Abarbeitung des jeweiligen Kanal-Samples in einem Abarbeitungs-

10 zyklus aller Kanäle erfolgt, indem dieser im Analog-Multiplexer mit einem digitalen Auswahlsteuersignal für die Analog/Digital Wandlung ausgewählt und als Analog-Auswahlsignal an einem Ausgang des Analog-Multiplexers bereitgestellt und nachdem jeweiligen Kanalbereitstellungs-Bereich in einem Analog/Digital-Wandler umgesetzt wird. Die Lösung der erfindungsgemäßen Aufgabenstellung, ein Verfahren anzugeben,

15 bei dem auf einem Chip die Analog/Digital-Wandlung mehrerer Analogsignale so erfolgt, dass Kosten bei der Chipherstellung und Energie bei der Chipanwendung gespart werden, indem die Analog/Digital-Wandlung der einzelnen Analogsignale an die technischen Kennwerte ihrer nachfolgenden Signalverarbeitung angepasst wird, besteht darin, dass ein in der Kanalsteuerung berechneter oder hardwaremäßig durch

20 eine Ablaufsteuerung bestimmter Ablauf der mehrkanaligen Analog/Digital-Wandlung für den jeweiligen gesamten Kanal einschließlich der Erfassung der Kanal-Samples in einem ersten oder zweiten Kanal-Bereitstellungsbereich geltend ist.

Die Lösung der erfindungsgemäßen Aufgabenstellung wird auch mit einer anderen Ausführung dadurch erreicht, dass eine Reihenfolge der Abarbeitung des im jeweiligen

25 ersten oder zweiten Kanal-Bereitstellungsbereich erfassten Kanal-Samples, welches durch das Analog-Auswahlsignal einem A/D-Wandlungs-Bereitstellungsbereich bereit gestellt und nachfolgend vom A/D-Wandler gewandelt wird, individuell für jeden Kanal-Sample durch eine Kanalsteuerung berechnet und bestimmt wird.

FIG 1

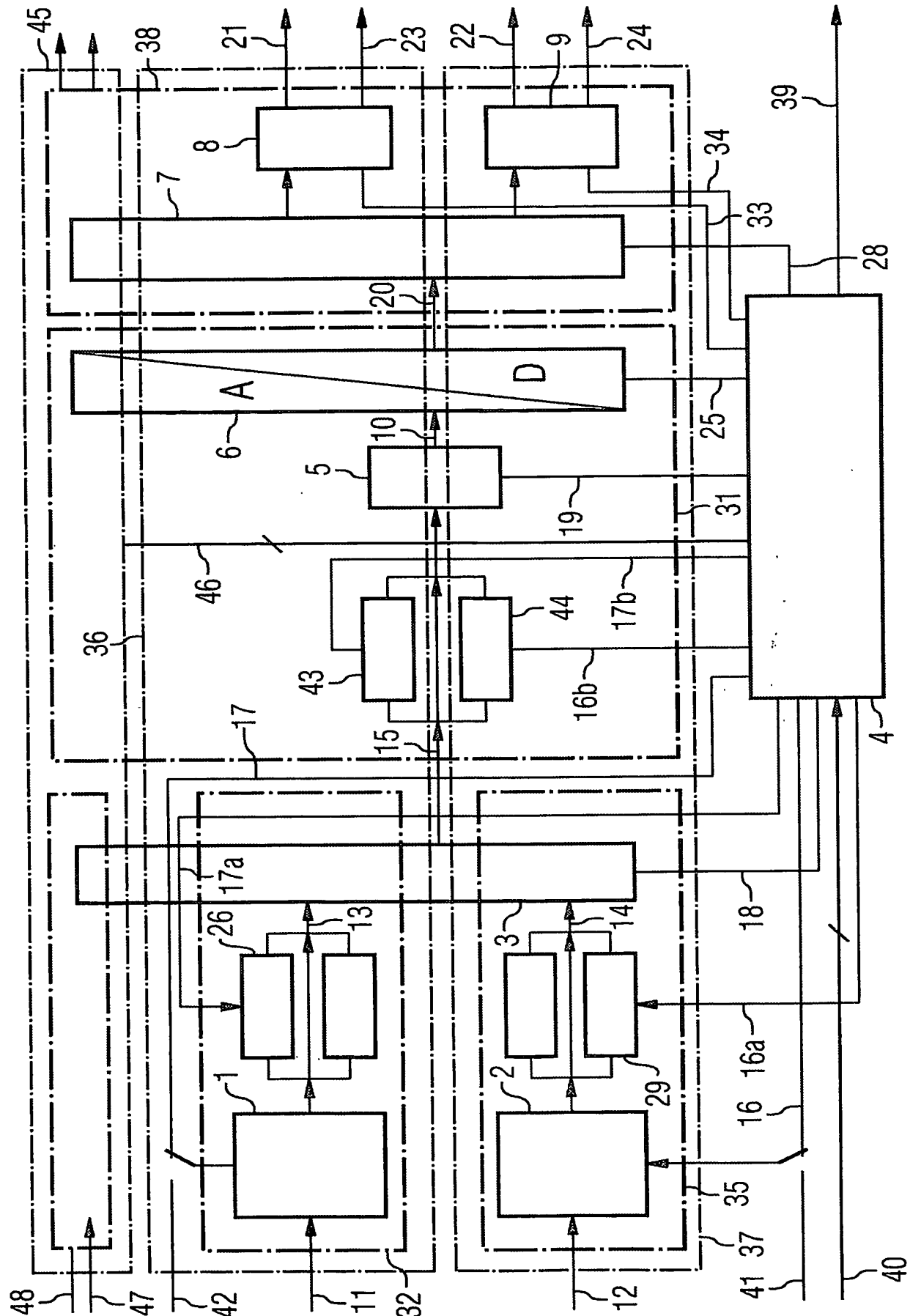


FIG 2

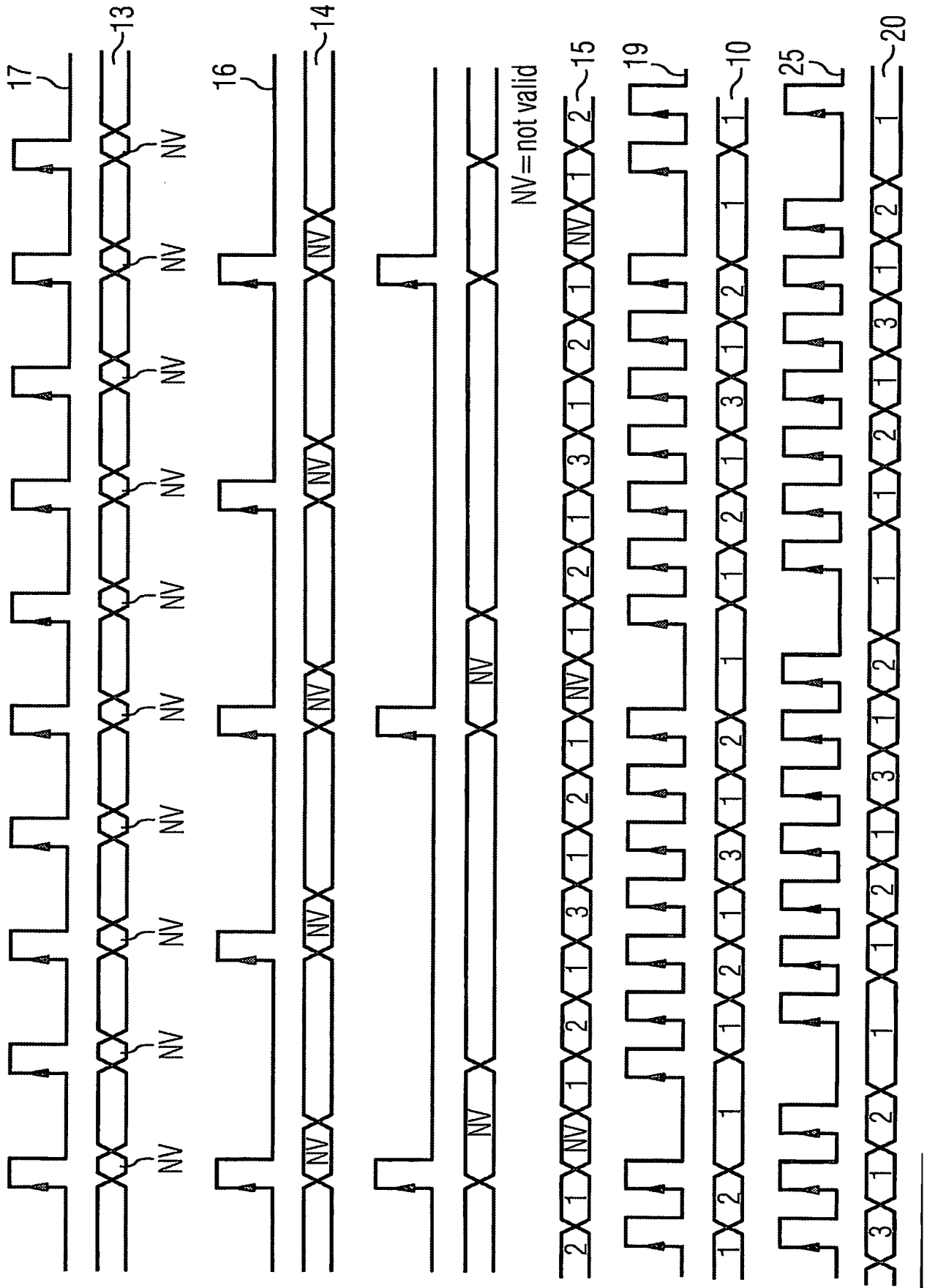


FIG 3

